

T S2/5/1

2/5/1

DIALOG(R) File 347:JAPIO

(c) 2005 JPO & JAPIO. All rts. reserv.

04234532      \*\*Image available\*\*

ELECTRON-BEAM LITHOGRAPHY APPARATUS

PUB. NO.:        05-226232    [JP 5226232 A]

PUBLISHED:      September 03, 1993 (19930903)

INVENTOR(s):    YAMAZAKI MATSUO  
                 YODA HARUO

APPLICANT(s):   HITACHI LTD [000510] (A Japanese Company or Corporation), JP  
                 (Japan)

APPL. NO.:      04-023556    [JP 9223556]

FILED:          February 10, 1992 (19920210)

INTL CLASS:     [5] H01L-021/027; G21K-005/04; H01J-037/305

JAPIO CLASS:    42.2 (ELECTRONICS -- Solid State Components); 23.1 (ATOMIC  
                 POWER -- General); 42.3 (ELECTRONICS -- Electron Tubes)

JAPIO KEYWORD: R002 (LASERS); R003 (ELECTRON BEAM)

JOURNAL:        Section: E, Section No. 1474, Vol. 17, No. 672, Pg. 19,  
                 December 10, 1993 (19931210)

#### ABSTRACT

PURPOSE: To obtain a high-speed and high-accuracy lithography apparatus by a method wherein the stage position at an operation time delayed by a definite time is estimated, computed and corrected from a piece of stage position data before a definite time.

CONSTITUTION: A piece of follow-up output data 22 from a follow-up controller 5 is output to a drawing pattern generator 7 as the correction value of a piece of electron-beam deflection data. In addition, an extrapolation-interpolation circuit 23 which is used to perform the extrapolation of a stage position is installed between a filter circuit 18 and a follow-up amount operation circuit 20. The extrapolation interpolation circuit 23 corrects the dislocation of an eccentric position with reference to the stage position at the point of time of an electron-beam irradiation operation due to the sum operation delay time of the delay time of an operation circuit system up to a deflection amplifier 12 from a laser interference length measuring instrument 4. Thereby, the dislocation of a beam deflection with reference to the stage position at the point of time of the electron-beam irradiation operation is eliminated.  
?



## 【特許請求の範囲】

【請求項1】 計算機により制御され、ステージを連続移動させながら、描画パターンの描画密度に応じて前記ステージの移動速度を変え、所定形状の電子ビームによりレジストにICパターン等を描画する装置において、前記ステージの位置計測時点から前記電子ビームの照射時点までの演算回路系による遅れ時間を補正すべく、一定時間前のステージ位置データから前記電子ビームの照射時点の前記ステージの位置を外挿補間により予測し、補間後の前記ステージ位置データを前記ステージの連続移動のための追従制御に用いたことを特徴とする電子線描画装置。

【請求項2】 請求項1において、前記ステージの位置計測時点から電子ビーム照射時点までの前記演算回路系による遅れ時間の和に相当する前記ステージ位置データの保管に、ランダムアクセスメモリで構成する可変長シフトレジスタを用いた電子線描画装置。

【請求項3】 請求項1において、前記ステージの位置の外挿補間を行なう回路は、前記ステージ位置計測時点から前記電子ビームの照射時点までの前記演算回路系による遅れ時間の和を整数部と小数部に分けて並列演算とビットの重み調整を行った後に合成する回路である電子線描画装置。

【請求項4】 請求項1において、前記ステージの位置の外挿補間を行なう回路を、前記ステージ位置データの雑音を除去するためのフィルタ回路と追従量を演算するための回路の間に設けた電子線描画装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明はステージを連続移動させる方式の電子ビームを用いた描画装置に係り特に、高速、高精度の電子線描画装置を提供することにある。

## 【0002】

【従来の技術】 ICパターン等の描画装置において、描画時間を短くするための一手段として、ステージ移動の高速化がある。ステージ移動方式は連続移動方式とステップ&リピート方式があるが、ステップ&リピート方式は停止時間がかさむため、高速な描画装置には連続移動方式が用いられる。

【0003】 特開昭57-54319号公報の従来技術では、ステージを連続移動させながら、描画パターンの描画密度に応じてステージの移動速度を変えることを特徴としており、さらにステージ位置データによる補償信号を作りビーム偏向データに対して補正量として与えることを実施例で述べている。また、特公昭60-7380号公報は、ステージを連続移動させながら、描画パターンの描画密度に応じてステージの速度制御を行うための基準信号を偏向信号で変調することを特徴としている。

## 【0004】

【発明が解決しようとする課題】 このように、ステージ

を連続移動させながら露光する従来の装置は、ステージ位置データによるビーム偏向データに対する実時間での補正を行なっているものの、レーザ干渉測長器出力のステージ位置を読んだ時点から電子ビーム照射時点までの回路系の演算遅れを考慮していない。そのため、この遅れ時間により電子ビーム照射時点でのステージ位置に対するビーム偏向の位置ずれが生じた。この偏向の位置ずれは、描画パターンの精度に係ることから、高速で高精度な描画装置において重要な課題となった。

## 10 【0005】

【課題を解決するための手段】 電子ビーム照射時点でのステージ位置に対する偏向位置のずれは、レーザ干渉測長器から偏向アンプに至る演算回路の遅れ時間の和(以下演算遅れ時間という)により生じることから、この演算遅れ時間を算出し、外挿補間なる手段により、一定時間前のステージ位置データから一定時間演算遅れ時間後のステージ位置を予測計算して補正することにより解決できる。

【0006】 本発明の追従コントローラ内部に設けたステージ位置データの外挿補間を行なうための回路は、演算遅れ時間後の試料台位置を回路クロック周期の $1/64$ の細かさで予測計算する。即ち、外挿補間回路では、演算遅れ時間間のステージ位置データを可変長シフトレジスタに蓄え、演算遅れ時間後のデータ増分を演算遅れ時間前のデータからの増分で計算する。計算では、処理時間の短縮化と小数点以下の演算精度向上のため、演算遅れ時間を整数分と小数分に分け、それぞれ別回路で計算して最後に合成する。さらに、計算精度を高めるため、ビットシフトとの組合せで、演算遅れ時間の(2のn乗倍)前のデータからの増分を $1/(2のn乗)$ にして加算する手段も実現する。ここで、演算遅れ時間は追従コントローラ内部にある雑音除去のためのフィルタ回路のフィルタ定数にも依存するので、外部制御機器から任意の値を設定できるようにする。さらに、高精度な外挿補間演算を行なうため、外挿補間回路はフィルタ回路の後段に配置する。

## 【0007】

【作用】 これらの仕様の外挿補間回路では、一定時間前のステージ位置データから電子ビームを照射する時点におけるステージ位置を実時間で高精度に予測計算する。この外挿補間回路を追従コントローラ内の追従量演算回路の前段に配置すると、追従量演算回路では、外挿補間後のデータと外部制御装置が管理するところのある描画時点におけるステージ位置との差、即ち追従量が求まる。本発明の電子線描画装置では、このようにして得られた高精度な追従量を電子ビームの偏向データへ加算することにより、演算遅れ時間による偏向の位置ずれが補正され、演算遅れ時間の変化に随時対応可能で高精度な追従制御が可能となる。

## 50 【0008】

3

【実施例】ステージを連続移動させながら、描画パターンの描画密度に応じてステージの移動速度を変え、所定形状の電子ビームによりレジストにICパターン等を描画する本発明の一実施例の電子線描画装置の構成を図1に示す。

【0009】本装置は、ウェハなどの試料1を搭載するXYステージ2、XYステージ2を制御するステージコントローラ3、ステージ位置を計測するレーザ干渉測長器4、ステージ位置を計測した時点から電子ビーム照射時点までの回路系の演算遅れを補正する追従コントローラ5等のステージの連続移動に係る機能ブロックと、描画全般を制御する計算機6、ブランキング信号や偏向信号を発生する描画パターンジェネレータ7、電子ビーム8をブランキング板9により制御するブランキングアンプ10、電子ビーム8を静電偏向板11により制御する偏向アンプ12等の電子ビーム制御に係る機能ブロック、およびブランキング板9、静電偏向板11、電子銃13等を内装する鏡筒14等の電子ビーム源に係る機能ブロックで構成した。

【0010】XYステージ2の連続移動は、計算機6から指定される描画パターンや描画密度に応じたステージの移動方向や速度と、レーザ干渉測長器4からフィードバックされるステージ位置データを基に、ステージコントローラ3で制御することで行なう。

【0011】一方、ICパターン等の描画は、計算機6により指定される描画パターンや描画密度に応じた各種のパターン情報に基づき、描画パターンジェネレータ7がブランキングタイミングや偏向内容を演算し、ブランキングアンプ10や偏向アンプ12を制御することで行なう。

【0012】ここで、XYステージ2を連続移動させながらICパターン等の描画を行なうために、電子ビーム偏向データへのステージ位置データ15による実時間での補正が必要となる。その補正手段として、ステージ位置データに追従制御を施すための追従コントローラ5を設けた。

【0013】追従コントローラ5は、ステージコントローラ3から出力されるステージ位置データ15のビット重みを電子ビーム偏向データのビット重みに換算するためのLSB変換回路16と、ステージ位置データのクロックタイミングと追従コントローラ5内部のクロックタイミングを同期させるための変換回路17、ステージ位置データの雑音を除去するためのフィルタ回路18、描画パターンジェネレータ7が監視する描画目標ステージ位置データ19とフィルタ処理後のステージ位置データとの差、すなわち、追従量を演算する回路20、および追従量にステージ速度やステージ位置等に伴う各種の補正を施す回路21で構成した。追従コントローラ5の追従出力データ22は、電子ビーム偏向データの補正值として描画パターンジェネレータ7へ出力した。さらに、

4

ステージ位置の外挿補間を行なうための外挿時間回路23を、フィルタ回路18と追従量演算回路20との間に設ける。

【0014】外挿補間回路23は、レーザ干渉測長器4から偏向アンプ12に至る演算回路系の遅れ時間の和演算遅れ時間による電子ビーム照射時点でのステージ位置に対する偏向位置のずれを補正するものである。この外挿補間回路23の出力データ24は、追従量演算回路20の入力、および描画目標位置を演算するための描画パターンジェネレータ7の基準入力とした。

【0015】次に、本発明の一実施例の外挿補間回路23の詳細を図2に示す。外挿補間回路23は、ステージ位置データを一時保管する二台の可変長シフトレジスタ25a、25b、演算のための二台の加算器26a、26bおよび二台の減算器27a、27b、ビットの重み調整を行なう二台のビットシフタ28a、28b、および6台のレジスタ29aから29eで構成した。

【0016】図2において、二台の可変長シフトレジスタ25a、25bは、例えばランダムアクセスメモリにて構成し、レーザ干渉測長器4から偏向アンプ12に至る演算回路系の遅れ時間の和演算遅れ時間間にフィルタ回路18から出力されるステージ位置データ30を一時保管するためのレジスタである。さらに、二台の可変長シフトレジスタ25a、25bから加算器26bに至るまでの演算回路を上下二段に分ける構成としたのは、演算遅れ時間を整数部と小数部に分け、並列演算による高速処理と回路クロック周期の1/64の細かさで計算を行なうための手段である。ここで、上段側の演算回路は整数部を、下段側は小数部を担当する。

【0017】次に、本発明の一実施例の外挿補間回路23の演算のフロチャートを図3に示す。外挿補間回路23は、図3の左側に示す整数部の流れと右側に示す小数部の流れに分けて演算を行ない、最後にこれらの演算結果を加算して出力する方法をとる。なお、外挿時間設定データ31とモード選択信号32は、予め計算機6から設定する（フロチャートの処理33）。

【0018】図3左側の整数部におけるステージ位置データの演算は、始めに、一クロック前のレジスタ29a出力のステージ位置データと、式

$$\{-(\text{外挿クロック数} \times 64 + 1)\}$$

の2の補数で求まる18ビットデータでなる外挿時間設定データ31の上位12ビットで指定される可変長シフトレジスタ25aのm0段目のステージ位置データを出力し（処理34）、これら二つの出力値の差を減算器27aにて求め（処理35）、モード選択信号32で定まるシフト処理をビットシフタ28aで施し整数部外挿補間量36aを求める（処理37）。次に、フィルタ回路18から出力される現時点のステージ位置データ30（処理38）と整数部外挿補間量36aを加算して（処理39）、レジスタ29bへ入力する（処理40）とともに

5

にレジスタ29aおよび可変長シフトレジスタ25aのm0段目へ現時点のステージ位置データ30を書き込む(処理41)。その後、可変長シフトレジスタ25aのアドレス指定mのチェックを行ない、m値が4095ならば $m=m0$ 、m値が4095以下ならばインクリメント( $m=m+1$ )して(処理42)初期処理に戻る。以後、処理34から処理42を繰り返す。

【0019】一方、図3右側の小数部におけるステージ位置データの演算は、始めに、一クロック前のレジスタ29c出力のステージ位置データと、式

$$\{-(\text{外挿クロック数} \times 64 + 1)\}$$

の2の補数にて求まる18ビットデータでなる外挿時間設定データ31の下位6ビットで指定される可変長シフトレジスタ25bのp0目のステージ位置データを出力し(処理43)、これら二つの出力値の差を減算器27bにて求め(処理44)、モード選択信号32で定まるシフト処理をビットシフタ28bにて施し小数部外挿補間量36bを求める(処理45)。次に、レジスタ29dへ入力する(処理46)とともにレジスタ29cおよび可変長シフトレジスタ25bのp0段目へ現時点のステージ位置データ30を書き込む(処理47)。その後、可変長シフトレジスタ25bのアドレス指定pのチェックを行ない、p値が63ならば $p=p0$ 、p値が63以下ならばインクリメント( $p=p+1$ )して(処理48)初期処理に戻る。以後、処理43から処理48を繰り返す。

【0020】このようにして求めた整数部と小数部の演算結果は、加算器26bで加算(処理48)した後、レジスタ29eへ入力し(処理50)、外挿補間回路23の出力データ24として追従量演算回路20へ送出する(処理51)。

6

【0021】さらに、本実施例の外挿補間回路23では、計算精度を高めるため、モード選択信号32とビットシフタ28aおよび28bとの組合せで、(外挿クロック数 $\times 4$ )前のデータからの増分を $1/4$ にして加算する手段も実現した。ここで、外挿クロック数はフィルタ回路18のフィルタ定数にも依存するので、計算機6が任意の値に設定できる構成とした。

【0022】

【発明の効果】本発明により、レーザ干渉測長器でステージ位置データを読んだ時点から電子ビームを照射する時点までの回路系の演算遅れが補正できることから、従来のステージ連続移動型の露光装置の課題であった電子ビーム照射時点でのステージ位置に対するビーム偏向の位置ずれがなくなり、高速で高精度な描画装置が実現できる。

【図面の簡単な説明】

【図1】本発明の一実施例の電子線描画装置のブロック図。

【図2】本発明の一実施例の外挿補間回路のブロック図。

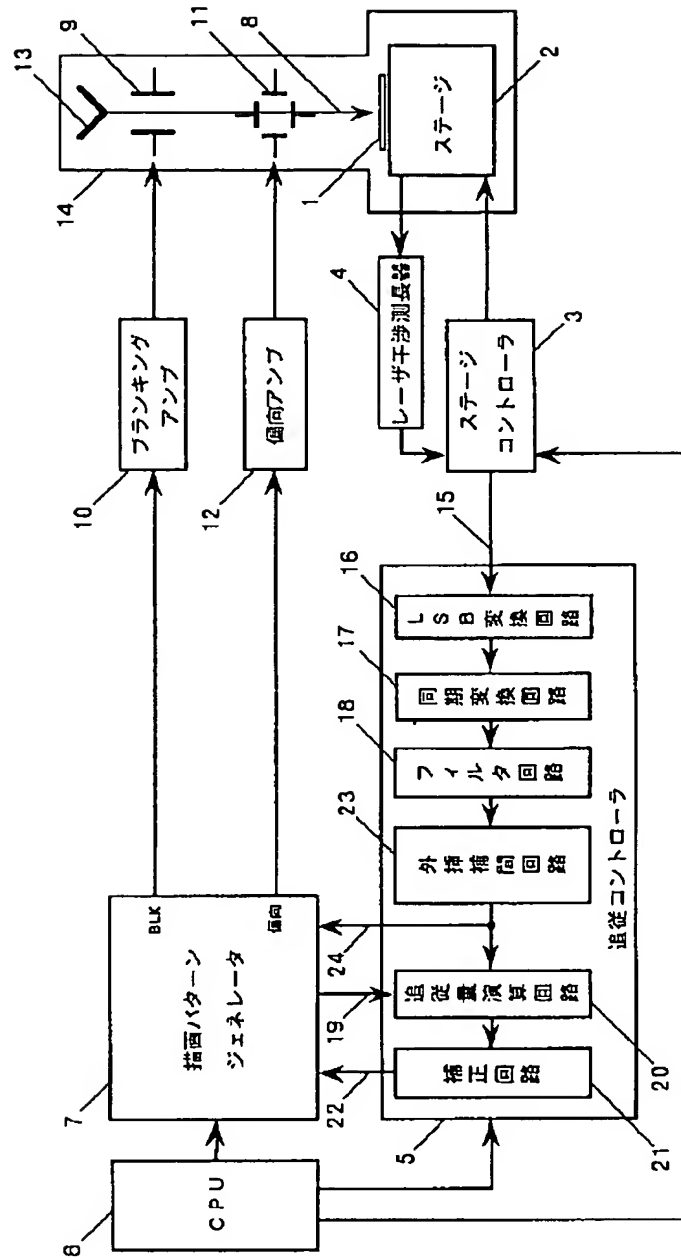
【図3】本発明の一実施例の外挿補間回路の演算フローチャート。

【符号の説明】

1…試料、2…XYステージ、3…ステージコントローラ、4…レーザ干渉測長器、5…追従コントローラ、6…計算機、7…描画パターンジェネレータ、9…ブランキング板、10…ブランキングアンプ、11…静電偏向板、12…偏向アンプ、13…電子銃、14…鏡筒、15…ステージ位置データ、16…LSB変換回路、17…同期変換回路、18…フィルタ回路、20…追従量演算回路、21…補正回路、23…外挿補間回路。

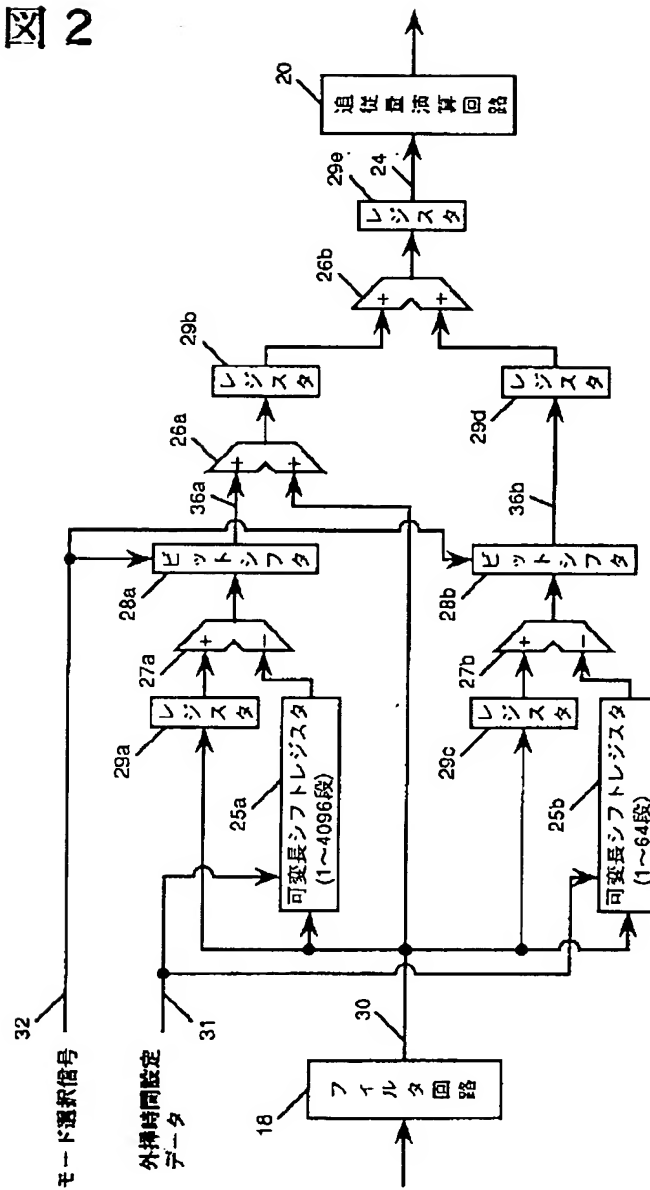
【図1】

図 1



【図2】

図 2



【図3】

図 3

